

BACCALAUREAT SCIENCES ET TECHNOLOGIES INDUSTRIELLES

Spécialité génie électronique

Session 2002

Etude des systèmes techniques industriels

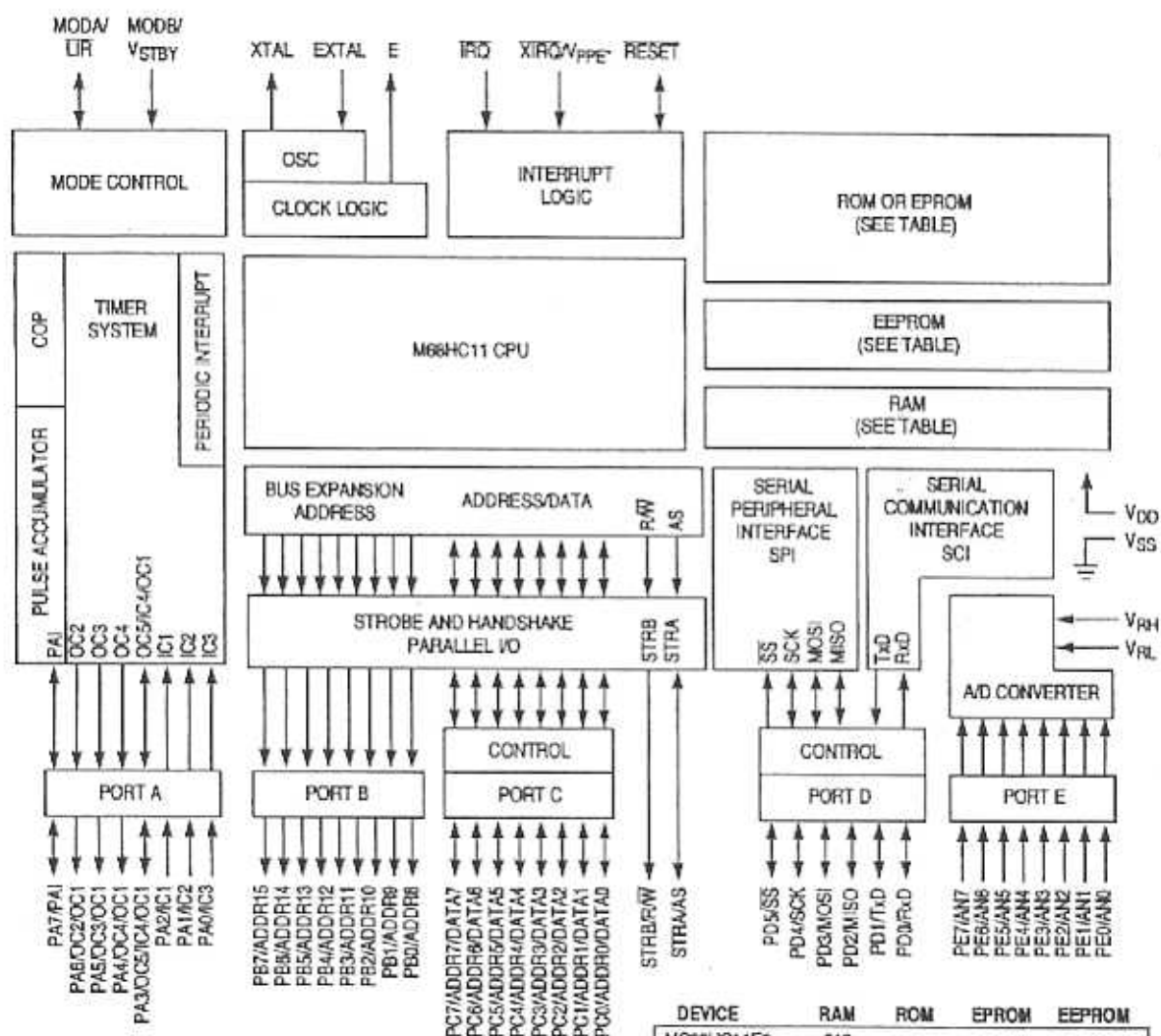
SYSTEME D'EXTRACTION DE PETROLE EN MER

ANNEXES :

68HC11E20 (Partielle) :	CAN1 à CAN3
DG201 :	CAN4
BC490 :	CAN5
ULN2803 :	CAN6
HDSP 335X :	CAN8
Divers :	CAN7
<ul style="list-style-type: none">• Structure d'un afficheur 7 segments• Série E12• Caractéristique du BS170• Chronogrammes de gestion de l'affichage multiplexé	

IEELMEJ

Bac STI G Electronique	Etude des systèmes techniques industriels	Partie électronique	
------------------------	---	---------------------	--

STRUCTURE INTERNE.

* V_{PPE} APPLIES ONLY TO DEVICES WITH EPROM/OTPROM.

DEVICE	RAM	ROM	EPROM	EEPROM
MC68HC11E0	512	—	—	—
MC68HC11E1	512	—	—	512
MC68HC11E5	512	12K	—	—
MC68HC11E9	512	12K	—	512
MC68HC711E9	512	—	12K	512
MC68HC11E20	768	20K	—	512
MC68HC711E20	768	—	20K	512
MC68HC811E2	256	—	—	2048

E SERIES BLOCK

IEELMEJ

CONVERTISSEUR ANALOGIQUE / NUMERIQUE.**1. Présentation générale.**

Le convertisseur analogique numérique (CAN) contenu dans le 68HC11 est un convertisseur à approximations successives.

C'est un CAN sur 8 bits qui possède 8 entrées multiplexées. Il ne nécessite pas d'échantillonneur bloqueur externe car il utilise la technique de redistribution des charges. Le CAN peut être synchronisé sur l'horloge E interne ou sur un oscillateur RC interne. Le CAN contient quatre blocs fonctionnels: le multiplexeur, le convertisseur analogique numérique, la logique de contrôle, et le registre de résultat.

Une tension d'entrée égale à V_{RL} (tension de référence basse) donne \$ 00 et une tension d'entrée égale à V_{RH} (tension de référence haute) donne \$ FF (pleine échelle), sans indication de débordement. La tension d'entrée doit être inférieure à V_{RH} et référencée par rapport à V_{RL} .

2. Utilisation du CAN.**2.1. Utilisation en simple canal : MULT = 0**

Une seule entrée est convertie.

Il y a deux types d'utilisation en simple canal :

SCAN = 0 : le canal sélectionné est converti quatre fois consécutives. Le premier résultat est stocké dans le registre de résultat 1 (ADR1), et le quatrième résultat est stocké dans ADR4. Quand la quatrième conversion est finie, le processus est terminé jusqu'à ce qu'une nouvelle demande de conversion soit demandée dans le registre ADCTL.

SCAN = 1 : les conversions sont continues pour le canal choisi, aussi la cinquième conversion est emmagasinée dans le registre ADR1 (réécriture sur le premier résultat de conversion), la sixième conversion sur ADR2, etc.

2.2. Utilisation en multi-canal : MULT = 1

Un groupe de 4 entrées est converti.

SCAN = 0, un groupe de quatre canaux est converti à la suite. Le premier résultat est emmagasiné dans le registre de résultat 1 (ADR1), et le quatrième résultat est emmagasiné dans ADR4. A la fin de la quatrième conversion, toutes les activités de conversion sont stoppées jusqu'à ce qu'une nouvelle commande de conversion soit écrite dans le registre ADCTL.

SCAN = 1 : les conversions continuent à être exécutées sur le groupe de canaux choisis les nouveaux résultats de conversion remplaçant les anciens dans les registres de résultat ADR[1 :4].

2.3. Registre de contrôle et d'état de conversion ADCTL.

Tous les bits de ce registre peuvent être lus ou écrits à l'exception du bit 7 qui est en lecture seule et le bit 6 qui est toujours à 0. Ecrire dans le registre ADCTL initie une conversion. Pour stopper une conversion en cours il faut réécrire dans ce registre ce qui aura pour effet de commencer une nouvelle conversion.

L'adresse de ce registre est donnée dans la figure ci-dessous.

Composition du registre ADCTL

	Bit 7	6	5	4	3	2	1	Bit 0	
\$1030	CCF	—	SCAN	MULT	CD	CC	CB	CA	ADCTL
RESET:	1	0	1	1	1	1	1	1	

CCF : Conversions Complete Flag

Indicateur d'état (lecture seule), ce bit est mis à 1 quand les quatre registres de résultat ADR_n contiennent des résultats valides de conversion. Chaque fois le registre ADCTL est réécrit, ce bit est automatiquement remis à zéro et une nouvelle séquence de conversion est commencée. Dans le mode continu, CCF est mis à 1 au bout de la première séquence de conversion.

Bit 6 : non utilisé. Il est toujours à 0.

IEELMBJ

SCAN : Contrôle du mode Continu ou simple.

Quand ce BIT de contrôle est à 0, les quatre conversions demandées sont exécutées une fois pour remplir les quatre registres de résultat. Quand ce bit de contrôle est à 1, les conversions sont exécutées continuellement avec la mise à jour des registres de résultat quand des données deviennent disponibles.

MULT : Contrôle Multi-canal / Simple canal.

Quand ce bit est à 0, le CAN exécute quatre conversions consécutives sur le canal sélectionné par les bits CD à CA (bit [3:0] du registre ADCTL). Quand ce bit est à 1, le CAN est configuré pour exécuter une conversion sur chacun des quatre canaux sélectionnés. Un registre de résultat correspond alors à un canal.

CD:CA : Sélection des canaux CD à CA.

(Voir tableau ci-dessous) Quand le mode multi-canal est sélectionné (MULT = 1), seuls les bits CD et CC sont valides et précisent quel groupe de quatre canaux doit être converti.

Channel Select Control Bits	Channel Signal	Result In ADRx if MULT = 1
CD:CC:CB:CA		
0000	AN0	ADR1
0001	AN1	ADR2
0010	AN2	ADR3
0011	AN3	ADR4
0100	AN4	ADR1
0101	AN5	ADR2
0110	AN6	ADR3
0111	AN7	ADR4
10XX	Reserved	—
1100	V_{RH}^1	ADR1
1101	V_{RL}^1	ADR2
1110	$(V_{RH})/2^1$	ADR3
1111	Reserved ¹	ADR4

NOTES:

1. Used for factory testing

2.4. Registres de résultats ADR1 à ADR4.

Ces registres en lecture seule contiennent un résultat de conversion sur 8 bits. Ecrire sur ces registres n'a aucun effet. Les données dans les registres de résultat sont valable quand le CCF est à 1, indiquant qu'une séquence de conversion est terminée. Les adresses de ces registres sont données dans la figure ci-dessous.

\$1031	Bit 7	6	5	4	3	2	1	Bit 0	ADR1
\$1032	Bit 7	6	5	4	3	2	1	Bit 0	ADR2
\$1033	Bit 7	6	5	4	3	2	1	Bit 0	ADR3
\$1034	Bit 7	6	5	4	3	2	1	Bit 0	ADR4

QUADRUPLE INTERRUPTEUR (SPST) ANALOGIQUE CMOS

Caractéristiques

- _ Tension d'entrée jusqu'à + ou - 15V
- _ Faible courant de fuite : $I_{D(on)} = 0.1 \text{ nA}$
- _ Faible résistance à l'état fermé : $r_{DS(on)} = 115 \Omega$
- _ Tension d'alimentation pouvant atteindre 44V
- _ Compatible TTL et CMOS

Applications

- _ Commande de disque
- _ Système radar
- _ Système de communication
- _ Echantillonneur bloqueur

Description

Les DG201A et DG202 sont des quadruples interrupteurs analogiques unipolaires destinés à commuter des signaux sur une large gamme de tension d'entrée.

Le processus de fabrication assure à chacun d'eux des performances optimales : conduction bidirectionnelle quand ils sont fermés (ON). Quand ils sont ouverts (OFF) ils bloquent des tensions de 30V crête à crête avec une tension d'alimentation maximum de 44V.

Ces deux composants sont différents par leur commande de commutation (voir table de vérité ci dessous).

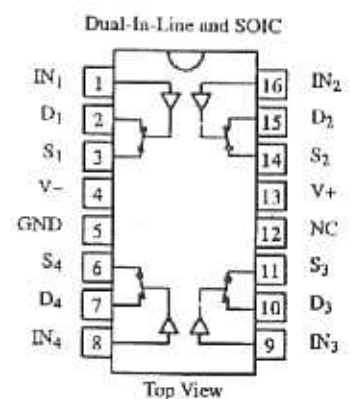
Table de vérité

Logic	DG201A	DG202
0	ON	OFF
1	OFF	ON

Logic "0" $\leq 0.8 \text{ V}$
Logic "1" $\geq 2.4 \text{ V}$

Spécifications électriques

DG201A



Parameter	Symbol	Test Conditions Unless Otherwise Specified $V_+ = 15\text{ V}$, $V_- = -15\text{ V}$ $V_{IN} = 2.4\text{ V}$, 0.8 V ^f	Temp ^b	Typ ^c	A Suffix -55 to 125 °C		B, C, D Suffix		Unit
					Min ^d	Max ^d	Min ^d	Max ^d	
Analog Switch									
Analog Signal Range ^e	V _{ANALOG}		Full		-15	15	-15	15	V
Drain-Source On-Resistance	r _{DS(on)}	V _D = ±10 V, I _S = 1 mA	Room	115		175		175	Ω
			Full			250		250	
Source Off Leakage Current	I _{S(off)}	V _S = ±14 V, V _D = ∓14 V	Room Full	±0.02	-1 -100	1 100	-5 -100	5 100	nA
Drain Off Leakage Current	I _{D(off)}	V _D = ±14 V, V _S = ∓14 V	Room Full	±0.02	-1 -100	1 100	-5 -100	5 100	
Drain On Leakage Current	I _{D(on)}	V _S = V _D = ±14 V	Room Full	±0.15	-1 -200	1 200	-5 -200	5 200	

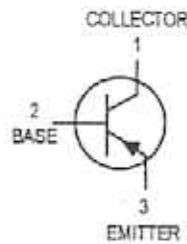
Temp^b: Full: -40°C to +85°C; Room: +25°C.

IBELMEJ

High Current Transistors

PNP Silicon

BC490,A



CASE 29-04, STYLE 17
TO-18 (TO-226AA)

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CEO}	-80	Vdc
Collector-Base Voltage	V_{CBO}	-80	Vdc
Emitter-Base Voltage	V_{EBO}	-4.0	Vdc
Collector Current — Continuous	I_C	-0.5	Adc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5 12	Watt mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	$^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C/W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	$^\circ\text{C/W}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage ⁽¹⁾ ($I_C = -10 \text{ mAdc}$, $I_B = 0$)	$V_{(BR)CEO}$	-80	—	—	Vdc
Collector-Base Breakdown Voltage ($I_C = -100 \mu\text{Adc}$, $I_E = 0$)	$V_{(BR)CBO}$	-80	—	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = -10 \mu\text{Adc}$, $I_C = 0$)	$V_{(BR)EBO}$	-4.0	—	—	Vdc
Collector Cutoff Current ($V_{CB} = -60 \text{ Vdc}$, $I_E = 0$)	I_{CBO}	—	—	-100	nAdc

ON CHARACTERISTICS*

DC Current Gain ($I_C = -10 \text{ mAdc}$, $V_{CE} = -2.0 \text{ Vdc}$) ($I_C = -100 \text{ mAdc}$, $V_{CE} = -2.0 \text{ Vdc}$) ($I_C = -1.0 \text{ Adc}$, $V_{CE} = -5.0 \text{ Vdc}$)	β_{FE}	40 60 100 15	— — 140 —	— 400 250 —	—
--	--------------	-----------------------	--------------------	----------------------	---

1. Pulse Test: Pulse Width = 300 μs , Duty Cycle 2%.

Collector-Emitter Saturation Voltage ($I_C = -500 \text{ mAdc}$, $I_B = -50 \text{ mAdc}$) ($I_C = -1.0 \text{ Adc}$, $I_B = -100 \text{ mAdc}$)	$V_{CE(sat)}$	— —	-0.25 -0.5	-0.5 —	Vdc
Base-Emitter Saturation Voltage ($I_C = -500 \text{ mAdc}$, $I_B = -50 \text{ mAdc}$) ($I_C = -1.0 \text{ Adc}$, $I_B = -100 \text{ mAdc}$)	$V_{BE(sat)}$	— —	-0.9 -1.0	-1.2 —	Vdc

IEELMEJ

- _ Courant de collecteur jusqu'à 500mA
- _ Sortie haute tension
- _ Diodes de protection en sortie
- _ Entrées compatibles avec un grand nombre de technologie logique
- _ Applications : alimentation de relais ...

Description

Le ULN2803A est un réseau de transistors Darlington.

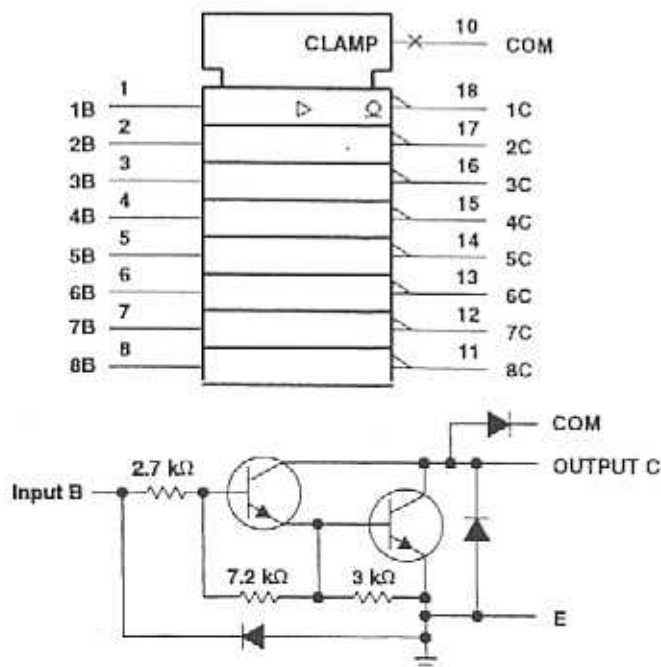
Il comporte 8 transistors NPN avec une diode sur chaque sortie pour la commutation de charges inductives. Le courant admissible dans chaque Darlington est de 500mA. Ces transistors peuvent être montés en parallèles pour pouvoir commuter un plus grand courant en sortie.

Les diverses applications sont la commande de relais, de lampes, d'afficheurs (à DEL ou à gaz)...

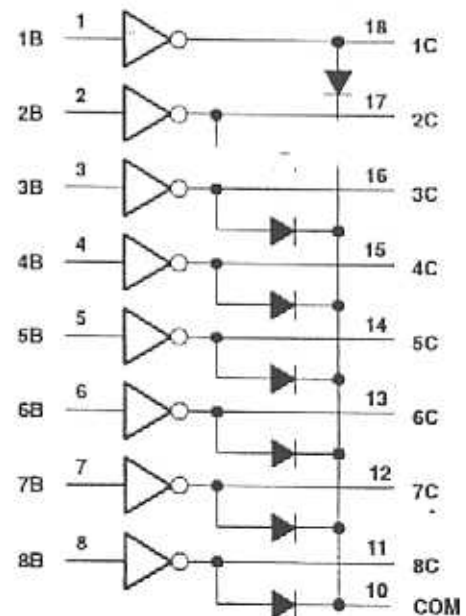
Le ULN2803A a une résistance de 2.7 k Ω en série avec la base de chaque transistor pour être relié directement avec les circuits logiques des familles TTL et CMOS

Le ULN2803A est disponible en boîtier 18 broche DIL. La gamme de température de fonctionnement est -20°C à 85°C.

logic symbol



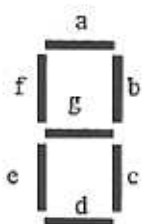
logic diagram (positive logic)



electrical characteristics at 25°C free-air temperature (unless otherwise noted)

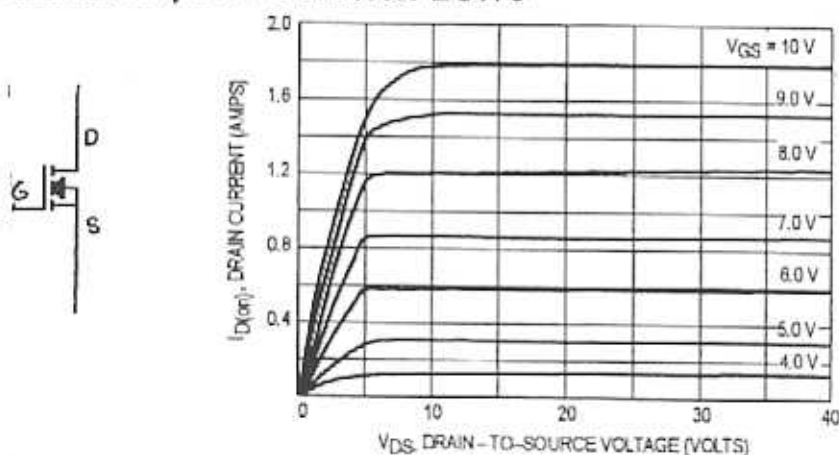
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
I_{CEX} Collector cutoff current	$V_{CE} = 50 \text{ V}$, $I_I = 0$			50	μA
$I_{I(off)}$ Off-state input current	$V_{CE} = 50 \text{ V}$, $I_C = 500 \mu\text{A}$, $T_A = 70^\circ\text{C}$	50	65		μA
$I_{I(on)}$ Input current	$V_I = 3.85 \text{ V}$		0.93	1.35	mA
$V_{I(on)}$ On-state input voltage	$V_{CE} = 2 \text{ V}$, $I_C = 200 \text{ mA}$			2.4	V
				2.7	
				3	
$V_{CE(sat)}$ Collector emitter saturation voltage	$I_I = 250 \mu\text{A}$, $I_C = 100 \text{ mA}$		0.9	1.1	V
	$I_I = 350 \mu\text{A}$, $I_C = 200 \text{ mA}$		1	1.3	
	$I_I = 500 \mu\text{A}$, $I_C = 350 \text{ mA}$		1.3	1.6	

Afficheur 7 segments



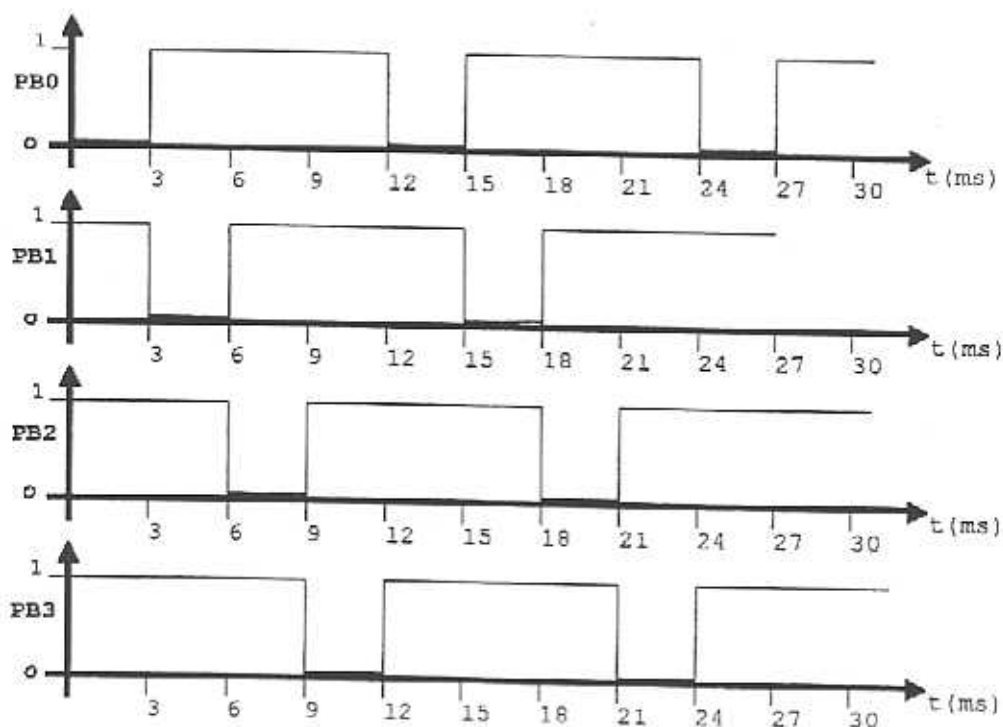
Série E12 : 10, 12, 15, 18, 22, 27, 33, 39, 47, 56, 68, 82

Caractéristique du transistor BS170



Chronogrammes de gestion de l'affichage multiplexé.

Commandes d'alimentation des afficheurs



IEELMEJ

AFFICHEUR 7 SEGMENTS à FAIBLE COURANT

Caractéristiques

- ❖ Faible consommation
- ❖ Taille au standard industriel
- ❖ Brochage standard
- ❖ Choix de la taille des chiffres : 7.6 mm (0.30 in), 10 mm (0.40 in), 10.9 mm (0.43 in), 14.2 mm (0.56 in), 20 mm (0.80 in)
- ❖ Choix des couleurs : AlGaAs Red, High Efficiency Red (HER), Yellow, Green
- ❖ Câblage aisé : Anode ou Cathode commune, Afficheur simple ou double, Point décimal à droite ou à gauche ; ± 1 : Caractère de dépassement
- ❖ Adapté pour l'affichage multiplexé

Description

Ces afficheurs 7 segments à faible courant sont destinés aux applications nécessitant une faible consommation.

Ils sont testés et garantis pour de faibles courants (1mA possible pour une lumière satisfaisante).

Des afficheurs équivalents broche à broche sont disponibles en courant standard ou pour de haute luminosité ambiante.

Les afficheurs à courant standard sont disponibles dans toutes les couleurs et idéaux dans la plupart des applications.

Ces afficheurs sont adaptés pour les ambiances fortement lumineuses ou pour les longues chaînes d'affichage.

Absolute Maximum Ratings

Description	AlGaAs Red HDSP-A10X/E10X/ H10X/K12X/N10X/ F10X, G10X Series	HER HDSP-751X/ 335X/555X/ K70X Series	Yellow HDSP-A80X Series	Green HDSP-A90X Series	Units
Average Power per Segment or DP	37	52		64	mW
Peak Forward Current per Segment or DP	45				mA
DC Forward Current per Segment or DP	15 ⁽¹⁾	15 ⁽¹⁾			mA
Operating Temperature Range	-20 to +100	-40 to +100			°C
Storage Temperature Range	-55 to +100				°C
Reverse Voltage per Segment or DP	3.0				V
Lead Solder Temperature for 3 Seconds (1.60 mm [0.063 in.] below seating plane)	260				°C

Notes:

1. Derate above 91°C at 0.53 mA/°C.
2. Derate HER/Yellow above 80°C at 0.38 mA/°C and Green above 71°C at 0.31 mA/°C.

Symbol	Min.	Typ.	Max.	Units	Test Conditions
V_F		1.6		V	$I_F = 2 \text{ mA}$
		1.7			$I_F = 5 \text{ mA}$
		2.1	2.5		$I_F = 20 \text{ mA Pk}$

IEELMEJ

